	UNIVERSIDAD POPULAR DEL CESAR	CODIGO: 201-300-PRO05-FOR01
		VERSIÓN: 1
PLAN DE ASIGNATURA		PÁG.: 1 de 7

IDENTIFICACIÓN

Nombre de la asignatura	ARQUITECTURA DE COMPUTADORES		
Código de la asignatura	SS428		
Programa Académico	INGENIERIA DE SISTEMAS		
Créditos académicos	4		
Trabajo semanal del estudiante	Docencia directa: 4	Trabajo Independiente:	
Trabajo semestral del estudiante	144 Horas		
Pre-requisitos	Ondas		
Co-requisitos			
Departamento oferente	INGENIERIA ELECTRONICA		
Tipo de Asignatura	Teórico: X	Teórico-Práctico:	Práctico:
Naturaleza de la Asignatura	Habilitable:	No Habilitable: X	
	Validable:	No Validable:	
	Homologable:	No Homologable:	

PRESENTACIÓN


La arquitectura de computadoras es el diseño conceptual y la estructura operacional fundamental de un sistema que conforma una computadora. Es decir, es un modelo y una descripción funcional de los requerimientos y las implementaciones de diseño para varias partes de una computadora, con especial interés en la forma en que la unidad central de proceso (CPU) trabaja internamente y accede a las direcciones de memoria.

La arquitectura de una computadora explica la situación de sus componentes y permite determinar las posibilidades de un sistema informático, con una determinada configuración para la realización de todas las operaciones y cálculos necesarios del ingeniero de sistemas.

JUSTIFICACIÓN

En la actual era de la información el computador se ha constituido en una herramienta imprescindible para el correcto funcionamiento de las distintas organizaciones; por lo tanto resulta necesario que el Ingeniero de Sistemas posea un conocimiento profundo de la Arquitectura, principio de funcionamiento, fabricantes y lenguajes de programación de las Computadoras de manera que utilice de forma eficiente los recursos informáticos.

La arquitectura de computadores se interesa por la estructura y desempeño de los diferentes módulos funcionales del computador y cómo interactúan para atender las necesidades de procesamiento del usuario.

	UNIVERSIDAD POPULAR DEL CESAR	CODIGO: 201-300-PRO05-FOR01
		VERSIÓN: 1
PLAN DE ASIGNATURA		PÁG.: 2 de 7

OBJETIVO GENERAL

Conocer cómo funcionan y como están estructurados los computadores digitales.

OBJETIVOS ESPECÍFICOS

- Especificar la relación del lenguaje de transferencia de registro con la organización de la circuitería y el diseño de computadores digitales.
- Examinar la organización y arquitectura de la unidad de procesamiento central.
- Estudiar la organización y arquitectura de entrada salida, y de la memoria.
- Aclarar el concepto de multiprocesamiento.
- Realizar un proyecto

COMPETENCIAS GENERALES Y ESPECÍFICAS


Cognitivas: proponen de manera proactiva, correlaciones y cambios paradigmáticos que garanticen pertinencia y coherencia para la comprensión, interpretación, argumentación, inferencia, razonamiento, resolución de problemas y la explicación de elementos formales del mundo universitario asumiendo los retos que ello implica.

Comunicativas: utilizan estrategias dialógicas, constructivas e interactivas de carácter sincrónico o asincrónico, para establecer vínculos de articulación con las redes de aprendizaje y conocimiento con las que se interrelacionan en los múltiples contextos, para agregar valores a los lineamientos misionales de la Universidad Popular del Cesar.

Pedagógicas: diseñan y desarrollan actividades formativas de acompañamiento presencial, centradas en el aprendizaje formativo, para potenciar de manera efectiva el estudio independiente y el fomento del pensamiento autónomo del estudiante, mediante el uso de las tecnologías de la información y la comunicación.

Investigativas: Identifican requerimientos específicos de investigación a partir de problemáticas críticas y diseñan, elaboran y ejecutan actividades con enfoques múltiples. Desde la investigación formativa.

Socioafectivas: genera identidad y compromiso de pertenencia upecista estableciendo vínculos de confianza y respeto con los demás miembros de la comunidad universitaria, y con las redes de aprendizaje y conocimiento con las que se interrelacionan en los múltiples contextos.

	UNIVERSIDAD POPULAR DEL CESAR	CODIGO: 201-300-PRO05-FOR01
		VERSIÓN: 1
PLAN DE ASIGNATURA		PÁG.: 3 de 7

METODOLOGÍA

Presentación en clase de los elementos, las conexiones y las variables que describen los circuitos y sistemas electrónicos.

Desarrollo de distintas tareas con bibliografía para que puedan realizarlas.

Realización de Talleres y Simulaciones para conocer el comportamiento de los circuitos Combinacionales y Secuenciales.

Evaluaciones formativas y sumativas, teniendo en cuenta las fechas fijadas en el calendario académico.

ESTRATEGIAS METODOLÓGICAS

Que el estudiante adquiera los conocimientos en que se fundamenta la Arquitectura de Computadoras, como por ejemplo los sistemas de numeración.

Que el estudiante conozca los bloques básicos de construcción de sistemas combinatorios y secuenciales, los conceptos de memoria y máquina de estados que permiten la constitución de una máquina lógica universal.


Que el estudiante pueda diseñar rutinas de atención a los periféricos de un computador, con Énfasis en eventos de tiempo real.

Que el estudiante conozca y comprenda ejemplos de implementaciones concretas de procesadores y computadoras, y que a través de simuladores pueda simular todos los ambientes.

Que el estudiante conozca algunos aspectos avanzados de la arquitectura, tales como el pipeline, los sistemas de memoria caché, y los microprocesadores superescalares.

Así mismo se entregará a los estudiantes distintas tareas para desarrollar y les proporcionará bibliografía para que puedan realizarlas.

Las pruebas parciales se realizarán durante las horas de clase, teniendo en cuenta las fechas fijadas en el calendario académico.

	UNIVERSIDAD POPULAR DEL CESAR	CODIGO: 201-300-PRO05-FOR01
		VERSIÓN: 1
PLAN DE ASIGNATURA		PÁG.: 4 de 7

CONTENIDO

Introducción

1. Organización y Arquitectura de los Computadores

- 1.1. Evolución de los computadores
- 1.2. Breve Historia de los Computadores
- 1.3. Evolución de los microprocesadores
- 1.4. Arquitectura Harvard y Von Neumann
- 1.5. Estructura y Funcionamiento de la CPU y la Unidad Aritmética Lógica ALU
- 1.6. Microcontroladores
- 1.7. Microprocesadores vs Microcontroladores

2. Sistemas digitales y Números binarios

- 2.1. Sistemas digitales
- 2.2. Números binarios
- 2.3. Conversiones de base numérica
- 2.4. Números octales y hexadecimales
- 2.5. Complementos de números
- 2.6. Números binarios sin signo
- 2.7. Códigos Binarios
- 2.8. Almacenamiento binario y registros
- 2.9. Lógica binaria

3. Álgebra Booleana y Compuertas Lógicas

- 3.1. Introducción
- 3.2. Definiciones básicas
- 3.3. Definición axiomática del álgebra booleana
- 3.4. Teoremas básicos y propiedades del álgebra booleana
- 3.5. Funciones Booleanas
- 3.6. Formas canónicas y estándar
- 3.7. Otras operaciones lógicas
- 3.8. Compuertas lógicas digitales
- 3.9. Circuitos integrados

4. Minimización del nivel de compuertas

- 4.1. Método del mapa
- 4.2. Mapa K de cuatro variables
- 4.3. Simplificación del producto de sumas
- 4.4. Condiciones "no importa"
- 4.5. Implementación NAND Y NOR
- 4.6. Función OR exclusiva (exclusive-OR)



5. Lógica combinacional

- 5.1. Introducción a los Circuitos combinacionales
- 5.2. Procedimiento de análisis
- 5.3. Procedimiento de Diseño
- 5.4. Sumador-restador binario
- 5.5. Sumador decimal
- 5.6. Multiplicador binario
- 5.7. Comparador de magnitud
- 5.8. Decodificadores
- 5.9. Codificadores
- 5.10. Multiplexores
- 5.11. Desarrollo de Circuitos combinacionales

6. Lógica secuencial síncrona


- 6.1. Introducción a los circuitos secuenciales
- 6.2. Elementos de almacenamientos: Latches
- 6.3. Elementos de almacenamientos: Flip-Flop
- 6.4. Análisis de circuitos secuenciales con reloj
- 6.5. Reducción y asignación de estado
- 6.6. Procedimiento de diseño

7. Registros y contadores

- 7.1. Registros
- 7.2. Registros de desplazamientos
- 7.3. Contadores de rizo
- 7.4. Contadores sincrónicos
- 7.5. Otros contadores

8. Memoria y lógica programable

- 8.1. Introducción
- 8.2. Memoria de acceso aleatorio
- 8.3. Decodificación de la memoria
- 8.4. Detección y corrección de errores
- 8.5. Memoria de solo lectura
- 8.6. Matriz de lógica programable
- 8.7. Lógica matriz programable
- 8.8. Dispositivos programables secuenciales
- 8.9. PIC 16F84A
- 8.10. Arduino
- 8.11. Raspberry
- 8.12. Simulación en la plataforma Multisim y Proteus

	UNIVERSIDAD POPULAR DEL CESAR	CODIGO: 201-300-PRO05-FOR01
		VERSIÓN: 1
PLAN DE ASIGNATURA		PÁG.: 6 de 7

9. Experimentos de Laboratorio con Circuitos Integrados, Simuladores y Microcontroladores

- 9.1. Introducción a los experimentos
- 9.2. Experimento 1: Números binarios y decimales
- 9.3. Experimento 2: Compuertas Lógicas y Digitales
- 9.4. Experimento 3: Simplificación de funciones booleanas
- 9.5. Experimento 4: Circuitos Combinacionales
- 9.6. Experimento 5: Convertidores de código
- 9.7. Experimento 6: Diseño con Multiplexores
- 9.8. Experimento 7: Sumadores y Restadores
- 9.9. Experimento 8: Los Flip-Flops
- 9.10. Experimento 9: Circuitos Secuenciales
- 9.11. Experimento 10: Contadores
- 9.12. Experimento 11: registros de Desplazamiento
- 9.13. Experimento 12: Suma en Serie
- 9.14. Experimento 13: Unidad de Memoria
- 9.15. Experimento 14: generador de pulsos de reloj y Reloj Programable
- 9.16. Experimento 15: Sumador paralelo y acumulable

EVALUACIÓN

PRIMER PARCIAL (30%)

- Examen Parcial (20%)
- Trabajos, Talleres y Simulaciones (10%)


SEGUNDO PARCIAL (30%)

- Examen Parcial (20%)
- Trabajos y Talleres (10%)

TERCER PARCIAL (40%)

- Examen Parcial (20%)
- Proyecto Final (20%)

REFERENCIAS BIBLIOGRÁFICAS

	UNIVERSIDAD POPULAR DEL CESAR	CODIGO: 201-300-PRO05-FOR01
		VERSIÓN: 1
	PLAN DE ASIGNATURA	PÁG.: 7 de 7

- DISEÑO DIGITAL PRINCIPIOS Y PRÁCTICAS, John F. Wakerly
- Tercera Edición - Prentice Hall
- TEORÍA DE CONMUTACIÓN Y DISEÑO LÓGICO, F. Hill y G. Peterson –
Limusa
- DISEÑO DIGITAL. Morris Mano. Prentice Hall.
- ELECTRÓNICA DIGITAL INTEGRADA. Herbert Taub - Donald
Schilling. Marcombo.
- INTRODUCCIÓN AL DISEÑO LÓGICO DIGITAL. John P. Hayes. Addison
Wesley Sudamericana.
- Arquitectura de Computadoras – Parhami. Editorial Mc Graw Hill
- Arquitectura de Computadores. J.Hennesy & D. Patterson. Edit. Prentice
Hall-1993